

第 92114347 號  
初審 (訴願) 引証附件  
再審

## 中華民國專利公報 [19] [12]

[11]公告編號: 516142

[44]中華民國 92年 (2003) 01月01日  
發明

全 6 頁

[51] Int.Cl<sup>07</sup>: H01L21/60

[54]名稱: 自動對準形成錫凸塊的方法

[21]申請案號: 090131233

[22]申請日期: 中華民國 90年 (2001) 12月17日

[30]優先權: [31]09/844,224

[32]2001/04/27

[33]美國

[72]發明人:

徐震球  
李世達  
顧子琨新竹市科學園路一一二巷十三號  
新竹縣竹東鎮康莊街六十三號  
新竹市光復路一段八十九巷一二三一號五樓之二

[71]申請人:

矽統科技股份有限公司

新竹科學園區研新一路十六號

[74]代理人: 洪澄文 先生

1

2

[57]申請專利範圍:

1. 一種錫凸塊(solder bump)的製作方法, 至少包括下列步驟:

提供一半導體晶片, 其表面上包含有複數個凸塊區域層;

噴灑複數個錫球(solder ball)至該半導體晶片表面上;

震動該半導體晶片, 以篩落位於該凸塊區域層以外之該錫球; 以及

進行回流(reflow)處理, 以使位於該凸塊區域層上之該錫球形成一錫凸塊。

2. 如申請專利範圍第1項所述之錫凸塊的製作方法, 其中該震動步驟可使每一個錫球放置在每一個凸塊區域層上。

3. 如申請專利範圍第2項所述之錫凸塊的製作方法, 其中該錫球之直徑為100~500微米。

4. 如申請專利範圍第1項所述之錫凸塊的製作方法, 其中該震動步驟可使

複數個錫球放置在每一個凸塊區域層上。

5. 如申請專利範圍第4項所述之錫凸塊的製作方法, 其中該錫球之直徑為1~10微米。

6. 如申請專利範圍第1項所述之錫凸塊的製作方法, 其中該半導體晶片至少包含有:

複數個金屬墊;

一保護層, 係覆蓋該半導體晶片之表面, 且包含有複數個開口以曝露該複數個金屬墊之表面;

一下凸塊金屬層(under-bump metallization, UMB), 係覆蓋每一開口之側壁與底部; 以及

一附著層, 係形成於該下凸塊金屬層上;

其中, 該下凸塊金屬層以及該附著層係構成該陣列之凸塊區域層。

20. 7. 如申請專利範圍第1項所述之錫凸塊

Customer No.: 31561  
Application No.: 10/605,305  
Docket No.: 10665-US-PA

**NOTICE**

The Taiwan application TW 516142 claims priority to the US application 09/844,224.

The second embodiment of TW 516142 or US 09/844224 in the IDS is relevant to the patentability of this application. In the second embodiment of TW 516142 or US 09/844224, see Figs. 4A-4C, a plurality of solder balls (48) are sprayed on the surface of the semiconductor die (30). Then, only one solder ball (48) can fit into the individual bump site (40), and the rest of the solder balls (48) may fall on the surface of the passivation layer (36). Next, the solder balls (48) outside the bump sites (40) are sieve out, and thereby each of the solder balls (48) fit into the individual bumping site (40) in a self-aligned manner.

In both TW 516142 & US 09/844224, the solder balls (48) are aligned on the bump sites (40) respectively by using the openings (38) of the passivation (36) and gravity. In the present application, see Fig. 2D and 3D, the solder balls (212 and 312) are aligned on the die pad (206 and 306) by using an adhesive layer (or a sticky film) (210 and 310).

(2)

3

的製作方法，其中震動該半導體晶片的方法係使用超音波震動。

8.如申請專利範圍第1項所述之錫凸塊的製作方法，其中回流處理所提供之加熱溫度，係到達該錫球之熔點。

9.如申請專利範圍第1項所述之錫凸塊的製作方法，其中回流處理係使用IR照射器。

10.如申請專利範圍第1項所述之錫凸塊的製作方法，其中回流處理係使用一加熱板。

4

11.如申請專利範圍第1項所述之錫凸塊的製作方法，其中該半導體晶片係為晶圓形式。

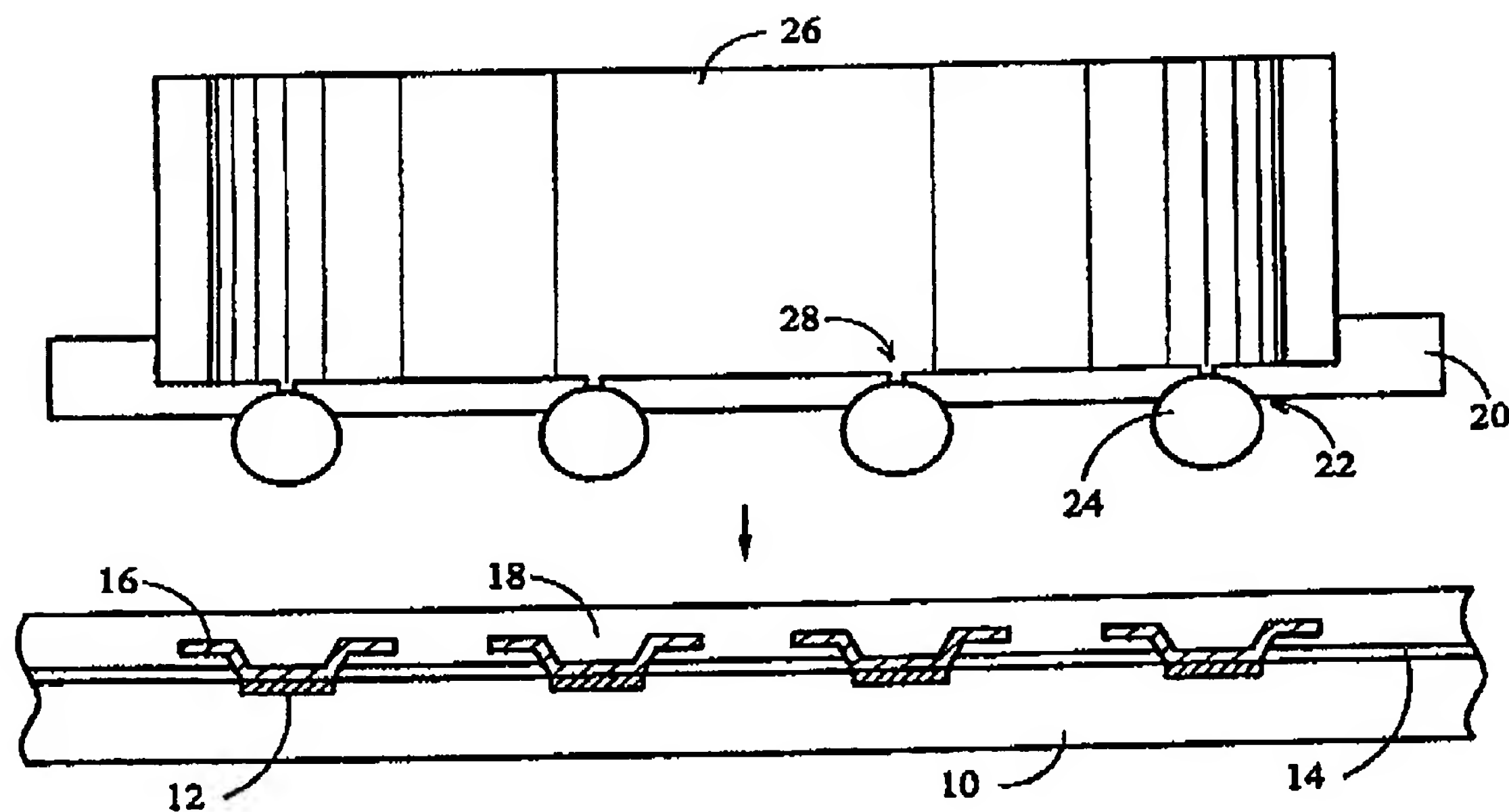
圖式簡單說明：

5. 第1A與1B圖係顯示習知製作錫凸塊的方法。

第2圖係顯示本發明自動對準形成錫凸塊的方法的流程圖。

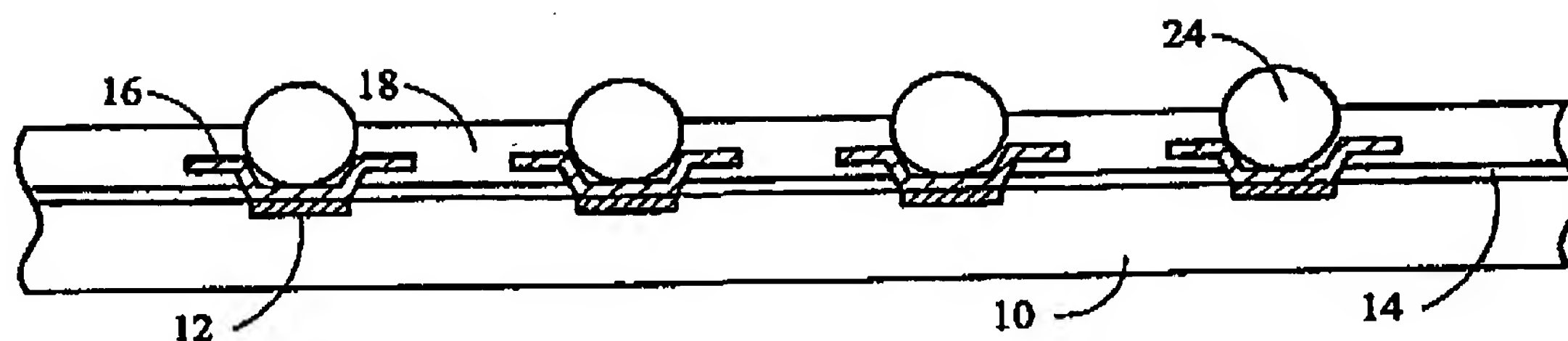
10. 第3A至3D係顯示本發明第一實施例的製作方法的剖面示意圖。

第4A至4C係顯示本發明第二實施例的製作方法的剖面示意圖。

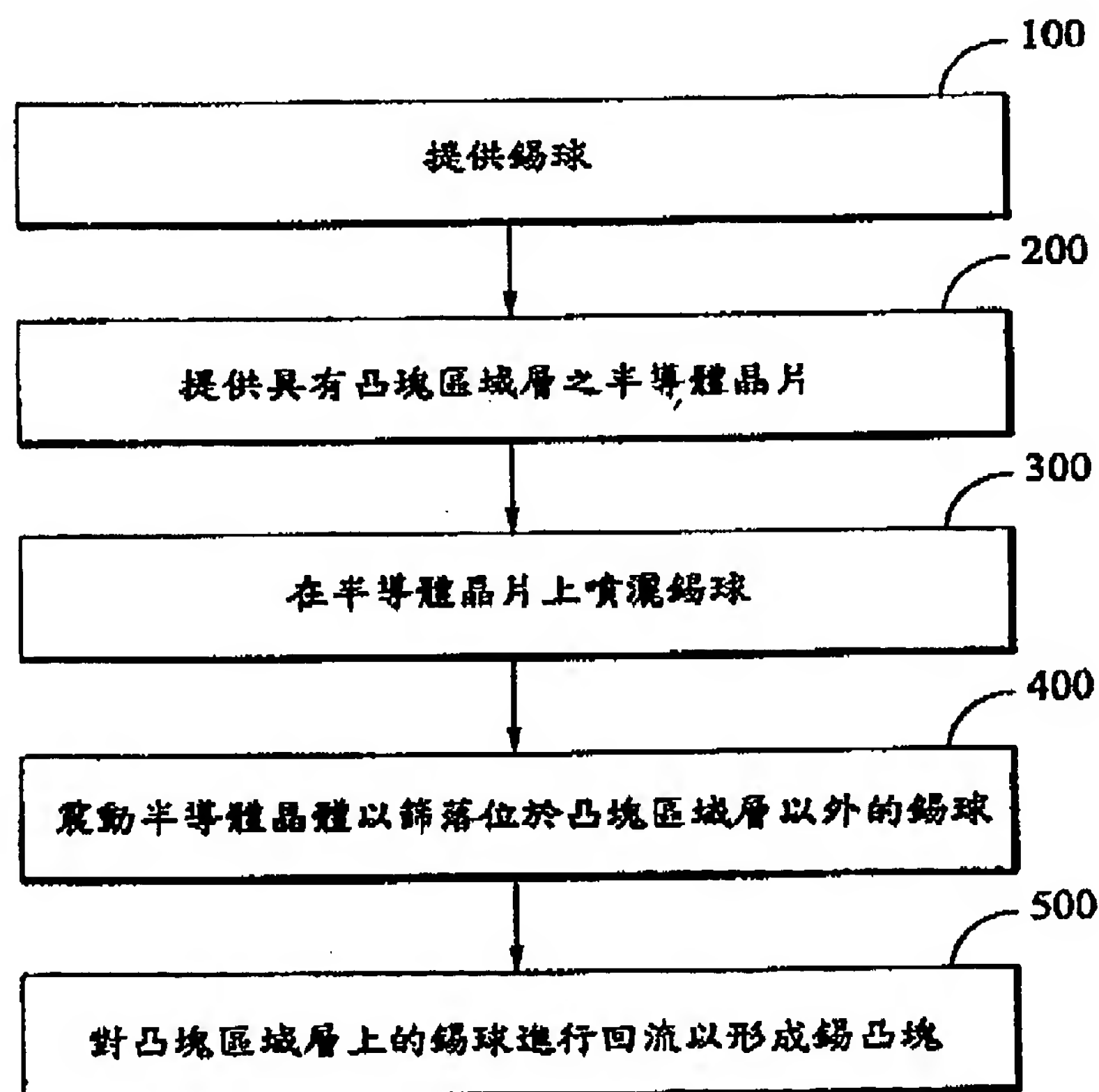


第1A圖

(3)

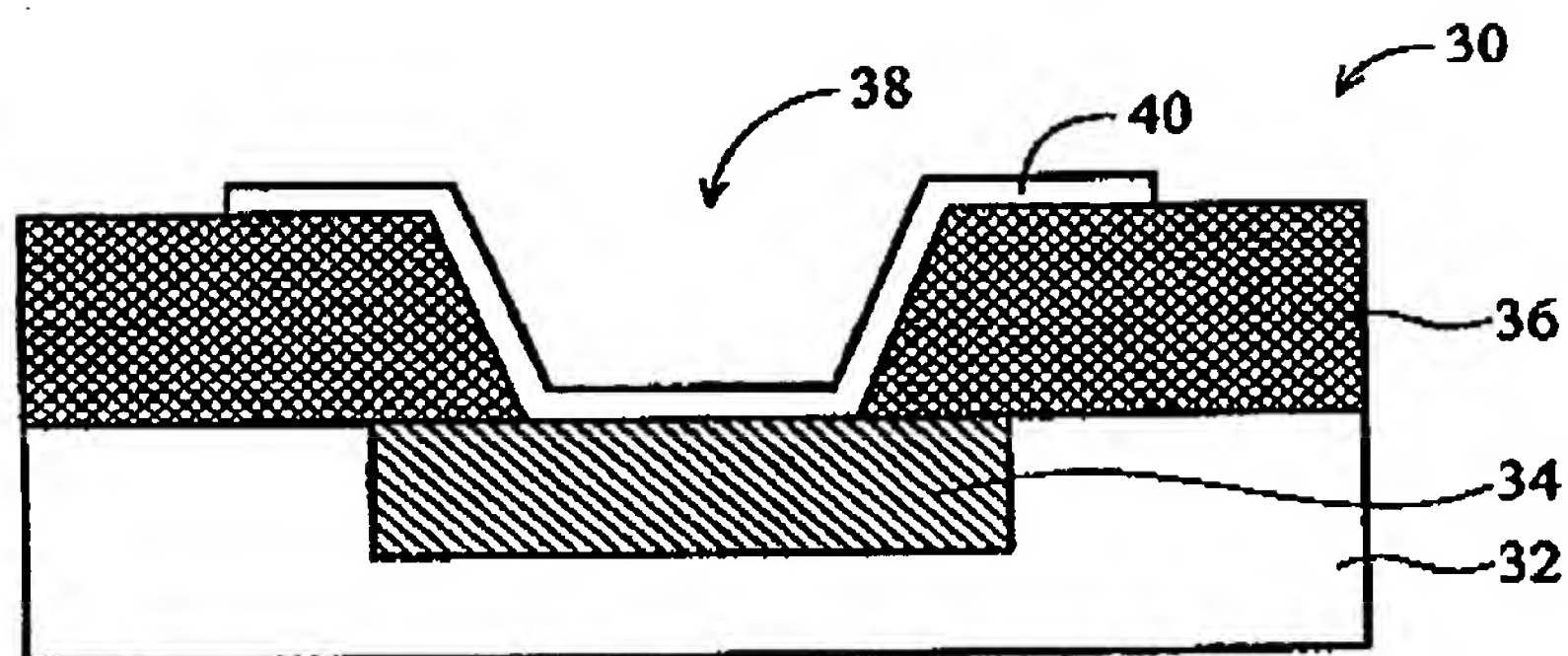


第 1B 圖

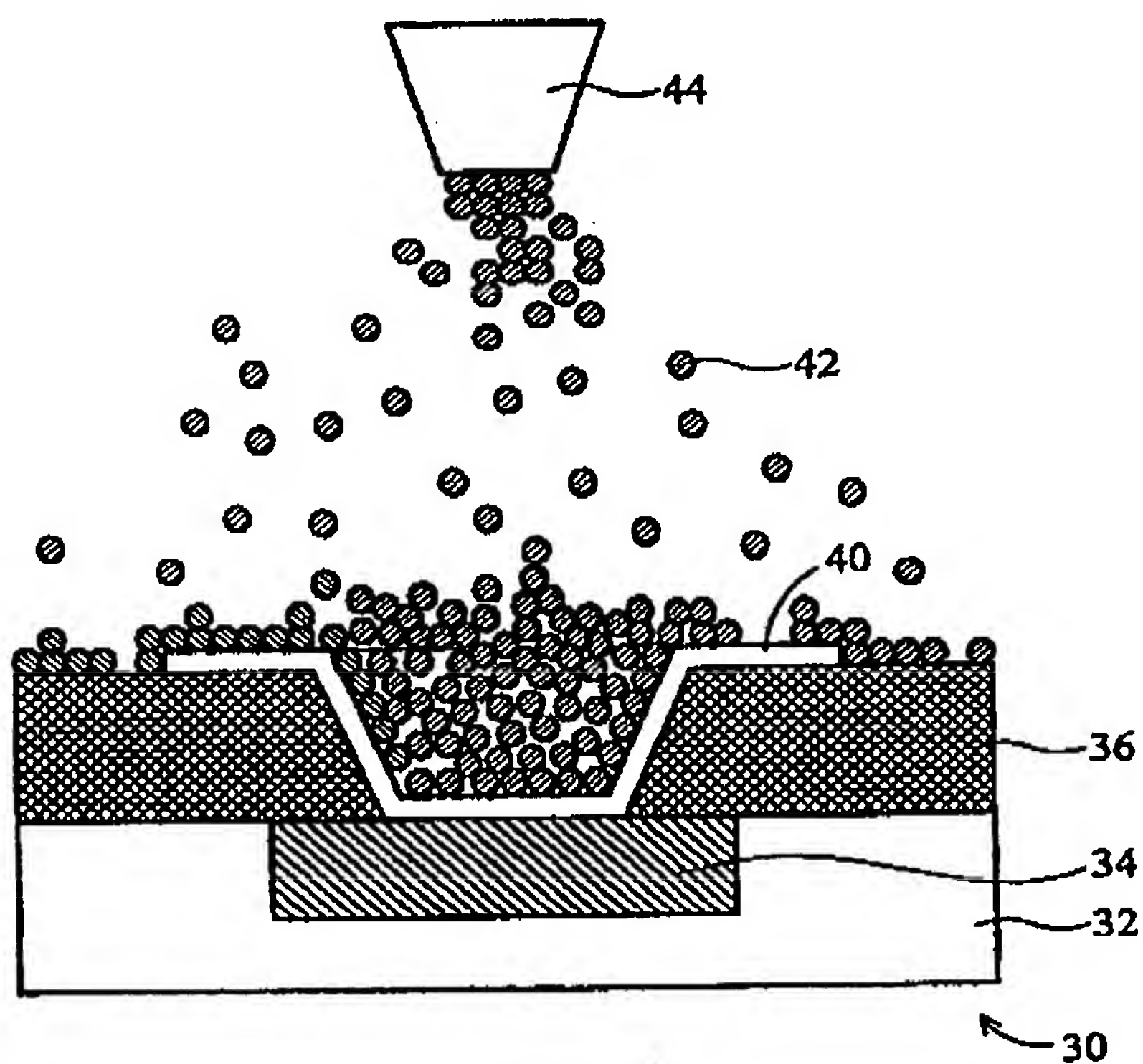


第 2 圖

(4)



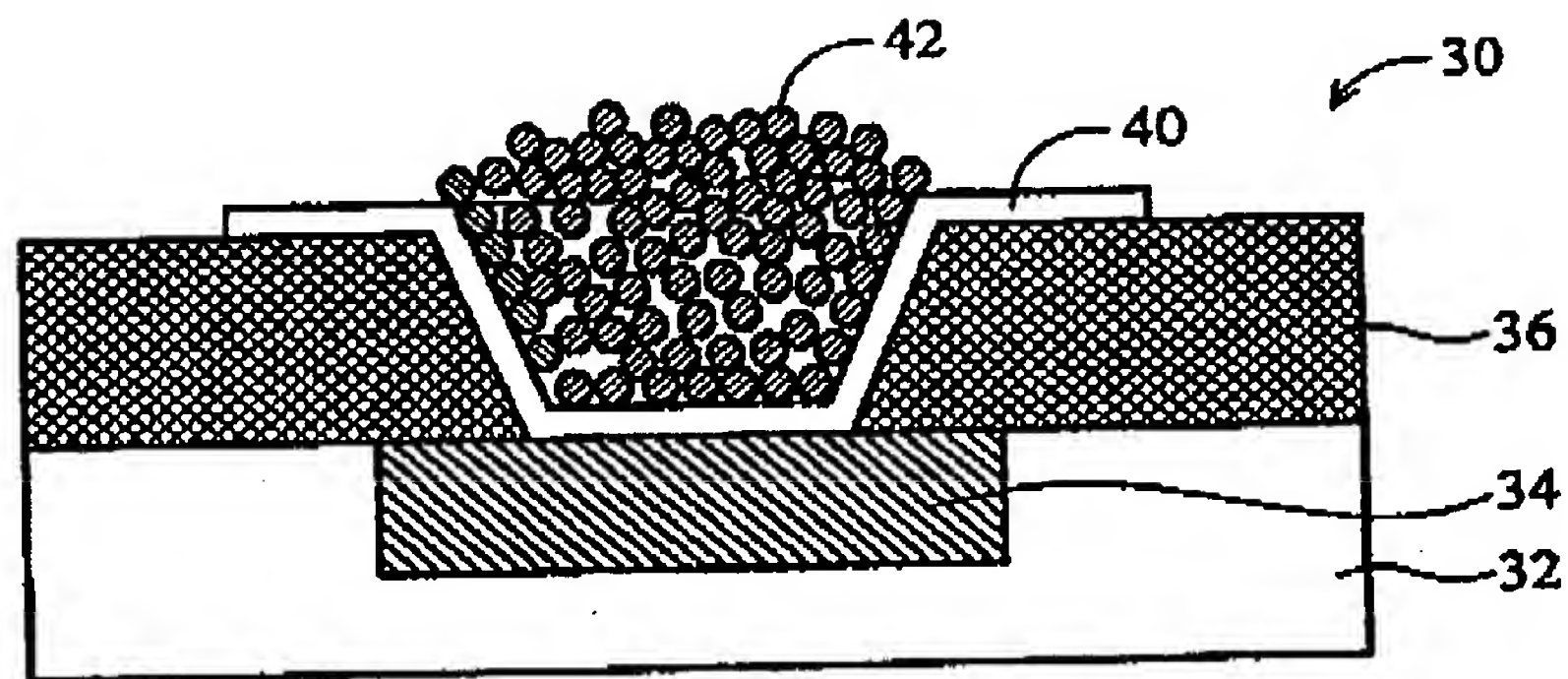
第 3A 圖



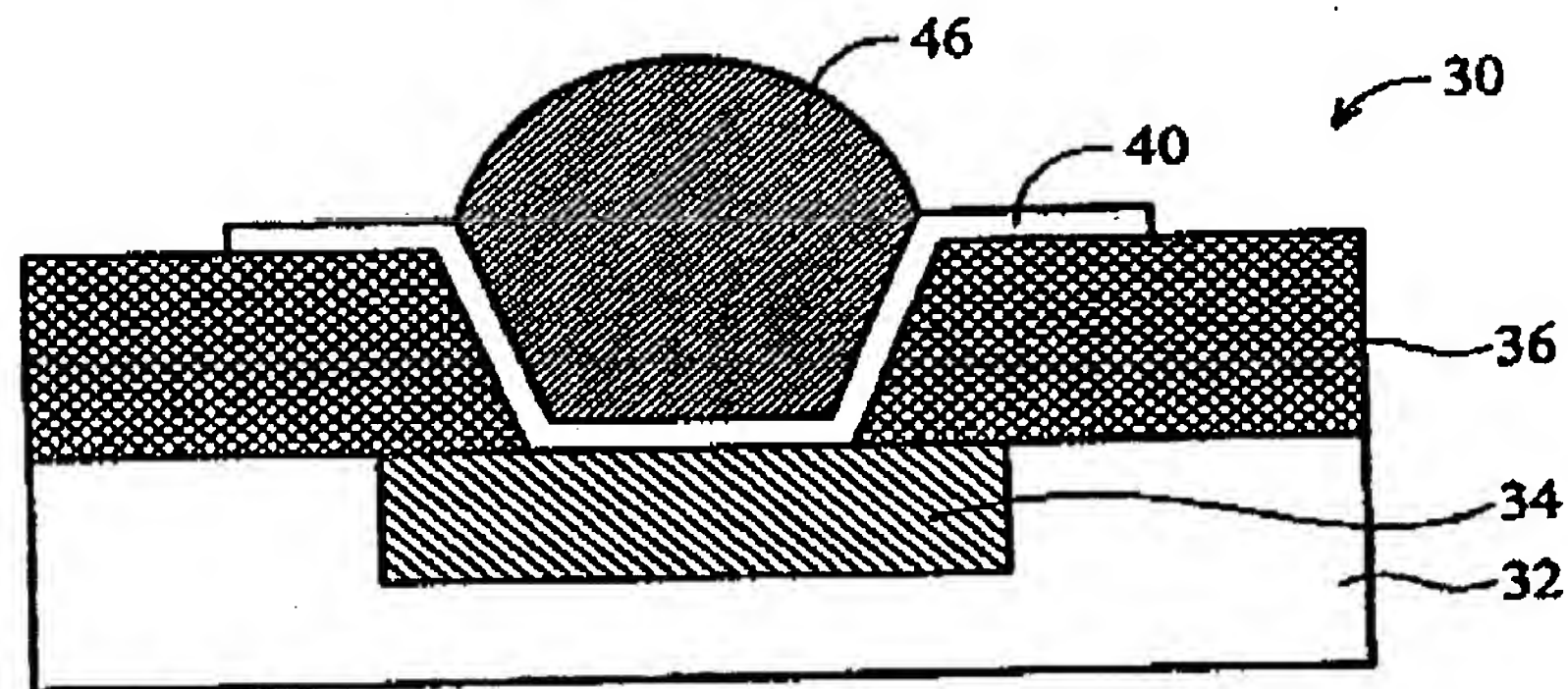
第 3B 圖

— 3802 —

(5)



第 3C 圖

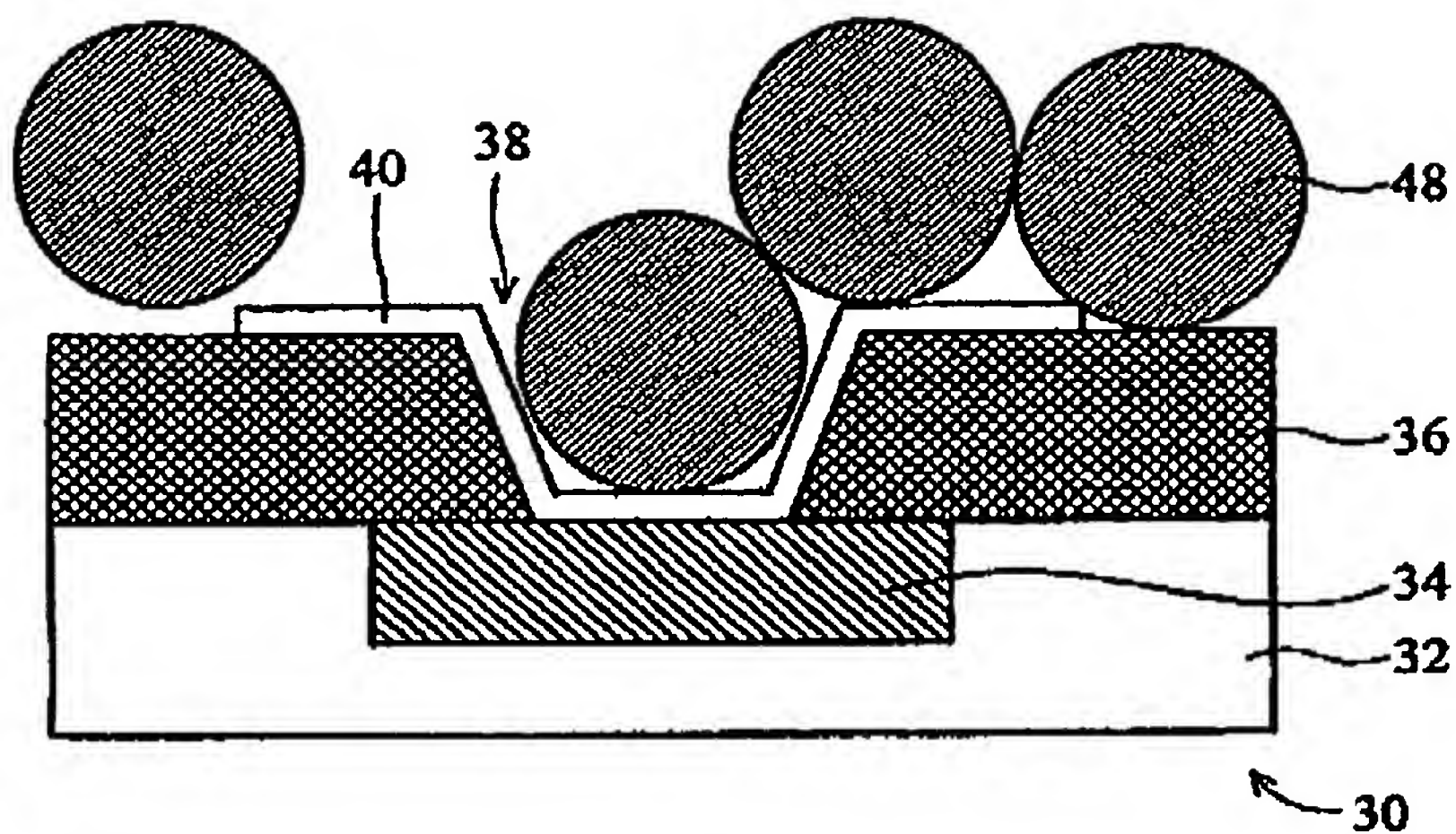


第 3D 圖

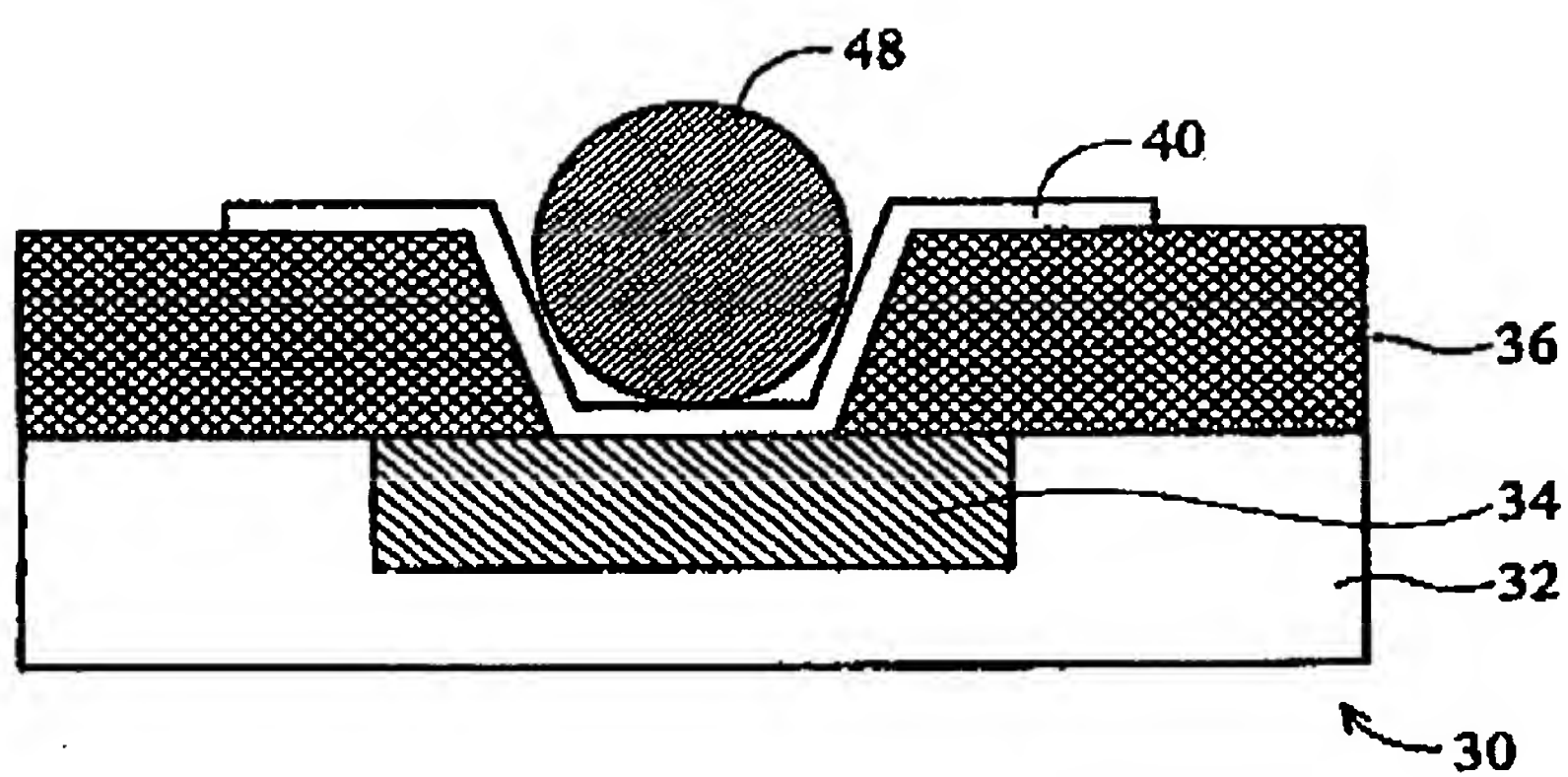
— 3803 —



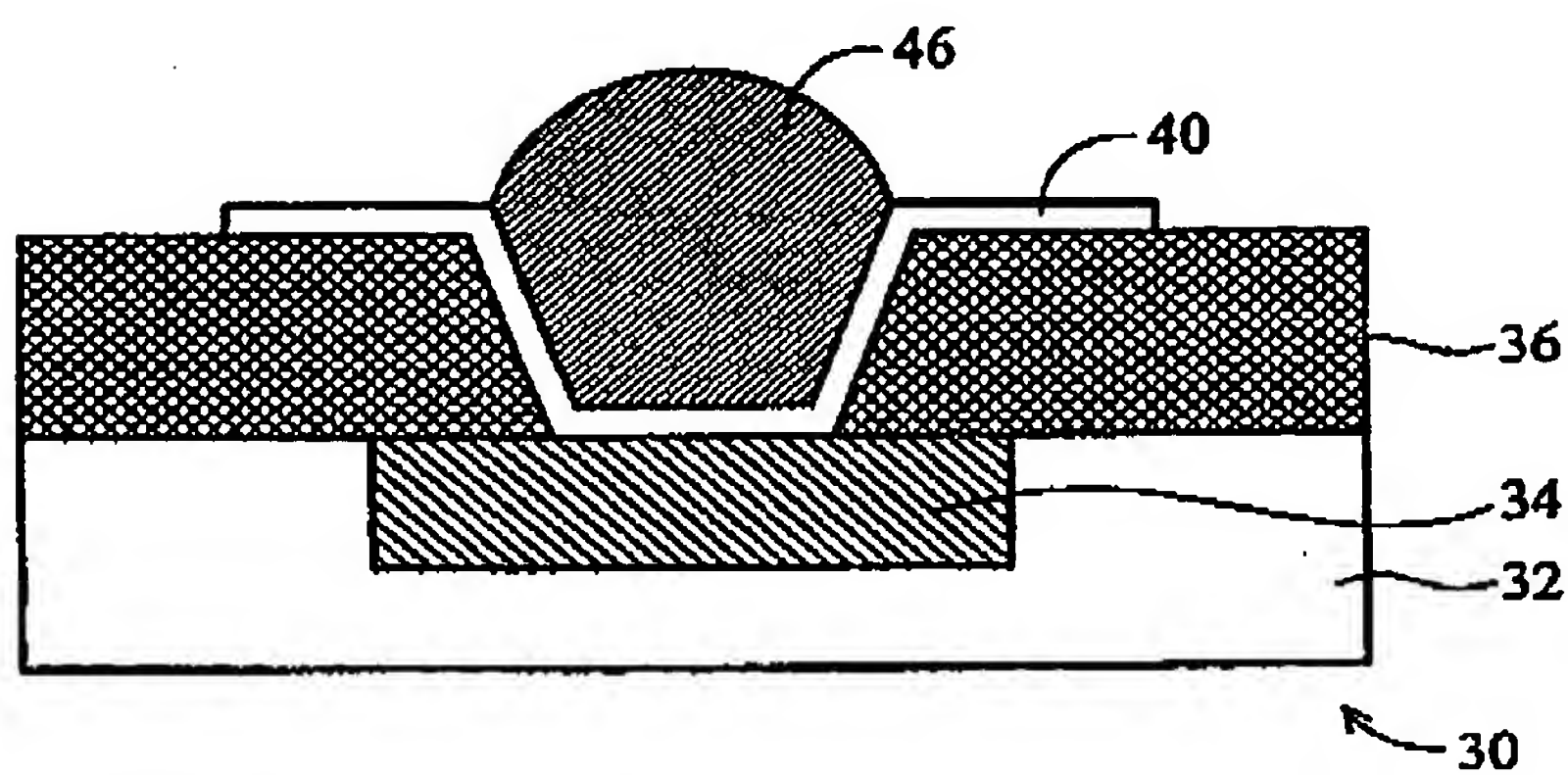
(6)



第 4A 圖



第 4B 圖



第 4C 圖

— 3804 —

公告本

申請日期: 90.12.17.

案號: 90131233

類別: H01L 21/60

(以上各欄由本局填註)

發明專利說明書		516142
一、 發明名稱	中文	自動對準形成錫凸塊的方法
	英文	
二、 發明人	姓名 (中文)	1. 徐震球 2. 李世達 3. 顧子琨
	姓名 (英文)	1. CHEN-CHIU HSUE 2. Lee Shyh Dar 3. Tzu-Kun Ku
	國籍	1. 中華民國 2. 中華民國 3. 中華民國
	住、居所	1. 新竹市科學園路112巷13號 2. 新竹縣竹東鎮康莊街63號 3. 新竹市光復路一段89巷123-2號5樓之2
三、 申請人	姓名 (名稱) (中文)	1. 矽統科技股份有限公司
	姓名 (名稱) (英文)	1.
	國籍	1. 中華民國
	住、居所 (事務所)	1. 新竹科學園區研新一路16號
	代表人 姓名 (中文)	1. 杜俊元
	代表人 姓名 (英文)	1.

0702-61947WF : 90P08 : Cherry.ptd

第 1 頁



516142

## 四、中文發明摘要 (發明之名稱：自動對準形成錫凸塊的方法)

一種錫凸塊(solder bump)的製作方法，係先噴灑複數個錫球(solder ball)至一半導體晶片表面之複數個凸塊區域層上，然後震動半導體晶片，以篩落位於凸塊區域層以外之錫球，最後進行回流(reflow)處理，以使位於凸塊區域層上之錫球形成一錫凸塊。

## 英文發明摘要 (發明之名稱：)



516142

本案已向

國(地區)申請專利

美國 US

申請日期

2001/04/27 09/844,224

案號

主張優先權

有

有關微生物已寄存於

寄存日期

寄存號碼

無



516142

## 五、發明說明 (1)

本發明係有關於一種用於封裝製程之錫凸塊(solder bump)的製作方法，特別有關於一種自動對準方法，可直接於半導體晶片之凸塊區域上製作錫凸塊。

在傳統的半導體晶片(chip)封裝製程中，主要包含有打線接合(wire bonding)技術以及膠帶自動接合(tape automated bonding)技術。但是，對於具有高密度輸出/輸入(I/O)之電路線設計的晶片與基板而言，使用打線接合方式會降低其封裝製程品質，而且當電連線路徑過長時會導致電感(inductance)增加。此外，手動操作的打線接合技術所需的製作成本昂貴、製程品質之可靠度低、生產率也相對較低。為了改善上述之問題，另外發展出一種覆晶(flip-chip)技術或稱之為C4(Controlled Collapse Chip Connection)，係於晶片上提供一個有效表面作為接觸點，然後在接觸點上製作下凸塊金屬層(under-bump metallization, UMB)，再利用蒸鍍技術於下凸塊金屬層上沉積一Pb/Sn層。隨後，藉由加熱處理的方式，可使接觸點上的沉積層形成一個錫凸塊。跟著，先對錫凸塊進行回流(reflow)處理，再將晶片表面翻轉而放置於一基板上，使晶片上的錫凸塊對準基板表面上之各個連接墊的位置。最後，再進行一次回流處理，則錫凸塊可使晶片與基板之間同時產生物理性連結與電性連結。然而，覆晶技術的製程時間過長，且需要額外的罩幕來定義錫凸塊的圖形，因此整個製程成本相對昂貴。

為了進一步改善覆晶技術的成本效益，習知技術係使



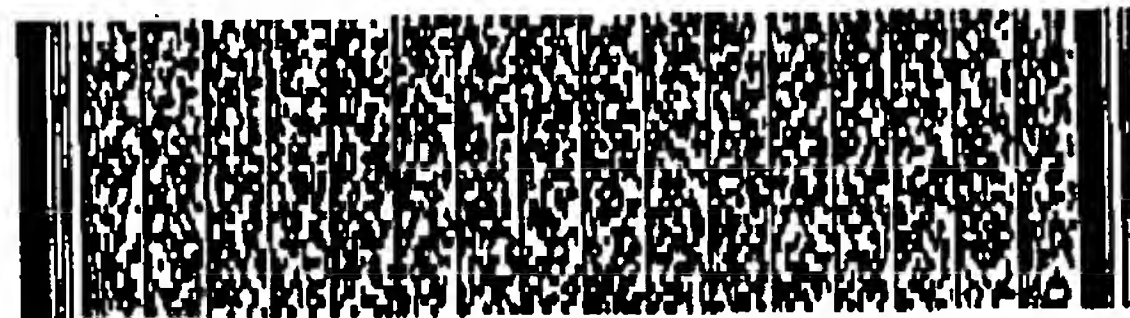
516142

## 五、發明說明 (2)

用錫球(solder ball)來製作錫凸塊。如第1A圖所示，一半導體晶片10包含有：複數個金屬墊12；一聚醯亞胺(polyimide)保護層14，係覆蓋於晶片10表面上且曝露出金屬墊12之表面；複數個凸塊區域層16，係覆蓋在金屬墊12之曝露表面上；以及一助熔劑(flux)層18，係覆蓋住凸塊區域層16以及保護層14。其中，凸塊區域層16係呈陣列排列方式，且其材質係由一黏著層以及一UMB層所構成，而助熔劑層18是用來增加錫球與凸塊區域層16之間的附著性。另外，提供一印刷模板20，其下表面包含有複數個圖形區域22，而藉由一真空插塞卡盤26所提供之真空，可經由複數個穿孔28而使複數個錫球24被吸附在各個圖形區域22內。其後，經過位置對準的步驟後，可停止提供真空或是抽調真空以提供逆流效果，以使錫球24釋放而掉落在晶片10之凸塊區域層16上方，如第1B圖所示。如此一來，藉由助熔劑層18所提供之附著性，可使每個錫球24固定在每一個凸塊區域層16上，以用作為晶片10與封裝基板之間電連接的錫凸塊。

但是，上述方法在釋放錫球24時，會遭遇到對不準凸塊區域層16的問題，這不但會降低製程的可靠度，還會有電性短路之虞。雖然可以改採具有高對準精確度的裝置來解決這個對不準問題，但是相對地會增加製程成本、降低成本效益，且仍無法解決產率過低的問題。

有鑑於此，本發明則提出一種錫凸塊的製作方法，係先噴灑複數個錫球至一半導體晶片表面之複數個凸塊區域



516142

### 五、發明說明 (3)

層上，然後震動半導體晶片，以篩落位於凸塊區域層以外之錫球，最後進行回流處理，以使位於凸塊區域層上之錫球形成一錫凸塊。

#### 圖式簡單說明

第1A與1B圖係顯示習知製作錫凸塊的方法。

第2圖係顯示本發明自動對準形成錫凸塊的方法的流程圖。

第3A至3D係顯示本發明第一實施例的製作方法的剖面示意圖。

第4A至4C係顯示本發明第二實施例的製作方法的剖面示意圖。

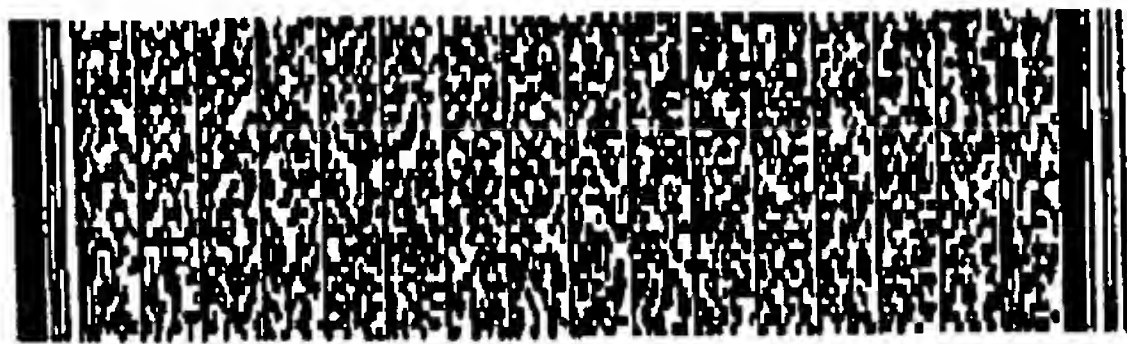
#### [符號說明]

##### 習知技術

半導體晶片~10；	金屬墊~12；
保護層~14；	凸塊區域層~16；
助熔劑層~18；	印刷膜板~20；
圓形區域~22；	錫球~24；
真空插塞卡盤~26；	穿孔~28。

##### 本發明技術

半導體晶片~30；	半導體基底~32；
金屬墊~34；	保護層~36；
開口~38；	凸塊區域層~40；
小錫球~42；	噴嘴~44；
錫凸塊~46；	大錫球~48。





516142

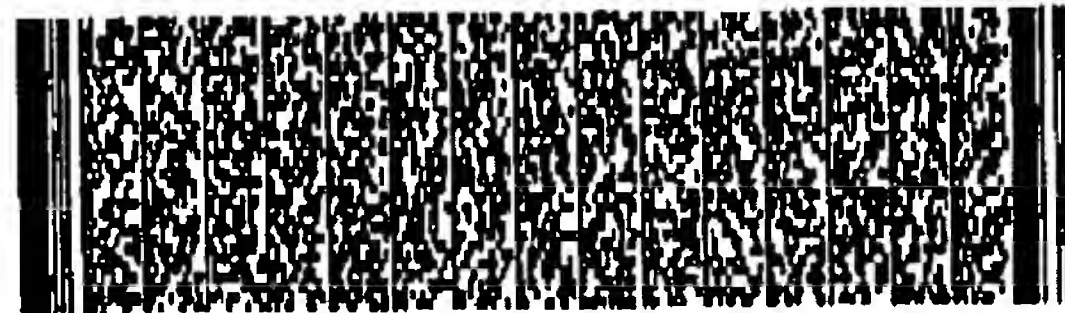
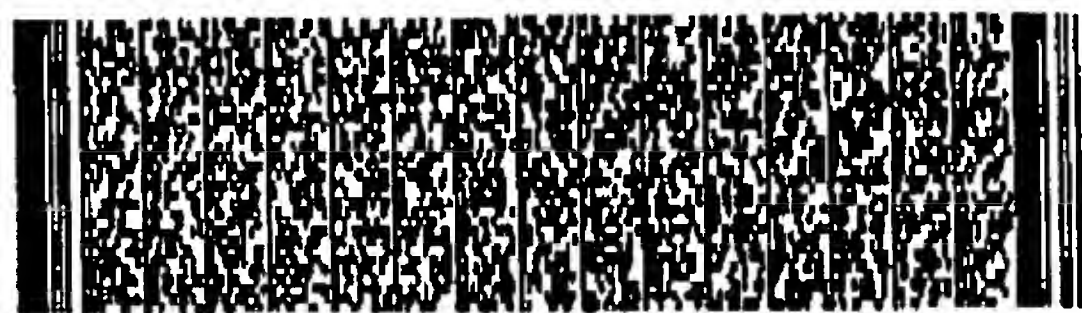
## 五、發明說明 (4)

## 實施例說明：

## 第一實施例

第2圖係顯示本發明自動對準形成錫凸塊的方法的流程圖。第3A至3D係顯示本發明第一實施例的製作方法的剖面示意圖。在本發明第一實施例中係採用小體積的錫球來製作錫凸塊，其直徑約為1~10微米。首先，在步驟100中：提供複數個小錫球，其材質可為Pb/Sn或是共晶(eutectic)的焊錫材料，需先篩選出無缺陷、形狀近似圓形、體積相近之小錫球，其直徑約為1~10微米。然後，在步驟200中：如第3A圖所示，提供一半導體晶片30，其包含有一半導體基底32，複數個金屬墊34係形成於半導體基底32上，一聚醯亞胺(polyimide)保護層36係覆蓋在半導體基底32上，複數個開口38係形成於保護層36中且使每個金屬墊34之表面曝露出來，以及複數個凸塊區域層40係形成於每個開口38之側壁與底部上。其中，凸塊區域層40包含有一Cr附著層以及一具有單層或多層結構之UMB層，而半導體基底32內則製作有各種導電層、絕緣層所構成之積體電路。

接著，在步驟300中：如第3B圖所示，提供複數個小錫球42，可藉由一噴嘴44將小錫球42噴灑在半導體晶片30之表面上，其中大部分之小錫球42會掉入開口38內，而少數之小錫球42會散落在保護層36之表面上。隨後，在步驟400中：如第3C圖所示，利用搖振半導體晶片30的方式，將凸塊區域層40以外的小錫球42篩出，例如超音波振動可



516142

#### 五、發明說明 (5)

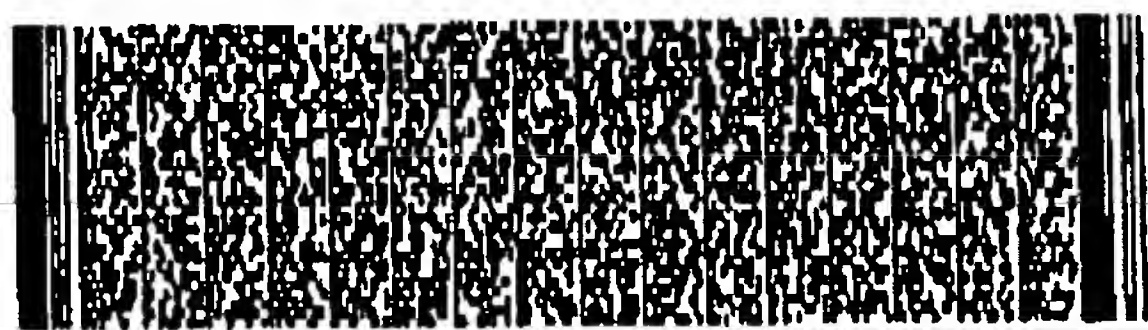
將散落在保護層36表面上的小錫球42震落，同時可以使開口38內的小錫球42重新調整堆積方式，以盡量縮小相鄰小錫球42之間的空隙。如此一來，這些小錫球42係自動對準地放置在每個凸塊區域層40上。值得一提的是，被篩落之小錫球42可以另外存放，以提供循環利用。最後，在步驟500中：如第3D圖所示，提供回流處理，可使用各種加熱方式，如IR照射器或加熱板，其加熱溫度需到達小錫球42的熔點，以使位於凸塊區域層40上的小錫球42熔融而形成一具有弧線表面之錫凸塊46。

除此之外，依據第3A至3D所顯示之第一實施例的製作方法，也可應用在未切割之晶圓上，亦即同時在許多半導體晶片30上進行錫凸塊46之製作。至於後續之封裝製程，則可利用覆晶技術將半導體晶片30接合至一陶瓷或塑膠材質之基板上。本發明第一實施例之方法可應用在半導體產品、液晶顯示器、通訊電路產品之晶片上。

相較於習知製作錫凸塊的方法，本發明係結合噴灑與搖振的方式，可使小錫球42自動對準形成於凸塊區域層40上，因此不需使用昂貴的機台便可以達到精確對準的效果，有助於降低錫凸塊46的製作成本。而且，篩落之小錫球42可在回收利用，可進一步提高錫凸塊46之成本效益。

#### 第二實施例

第4A至4C係顯示本發明第二實施例的製作方法的剖面示意圖。在本發明第一實施例中係採用大體積的錫球來製作錫凸塊，其直徑約為100~500微米。首先，在步驟100中

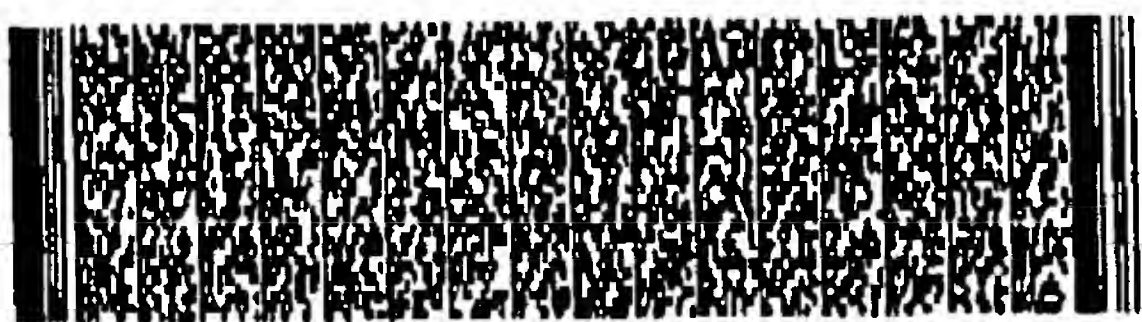


516142

## 五、發明說明 (8)

：提供複數個大錫球，其材質可為Pb/Sn或是共晶(eutectic)的焊錫材料，需先篩選出無缺陷、形狀近似圓形、體積相近之小錫球，其直徑約為100~500微米。然後，在步驟200中：提供如第一實施例所述之半導體晶片30，其包含有半導體基底32、金屬墊34、保護層36、開口38以及凸塊區域層40。接著，在步驟300中：如第4A圖所示，可使用任何相關之裝置或方式，將複數個大錫球48噴灑在半導體晶片30之表面上，而由於大錫球48之直徑近似開口38之口徑，因此每一個凸塊區域層40上恰好會填塞一個大錫球48，不過仍有部分的大錫球48會散落在保護層36表面上。隨後，在步驟400中：如第4B圖所示，利用搖振半導體晶片30的方式，將凸塊區域層40以外的大錫球48篩出，例如超音波振動可將散落在保護層36表面上的大錫球48震落。如此一來，這些大錫球48係自動對準地放置在每個凸塊區域層40上。值得一提的是，被篩落之大錫球48可以另外存放，以提供循環利用。最後，在步驟500中：如第4C圖所示，提供回流處理，可使用各種加熱方式，如IR照射器或加熱板，其加熱溫度需到達大錫球48的熔點，以使位於凸塊區域層40上的大錫球48熔融而形成一具有弧線表面之錫凸塊46。

除此之外，依據第4A至4C所顯示之第二實施例的製作方法，也可應用在未切割之晶圓上，亦即同時在許多半導體晶片30上進行錫凸塊46之製作。至於後續之封裝製程，則可利用覆晶技術將半導體晶片30接合至一陶瓷或塑膠材

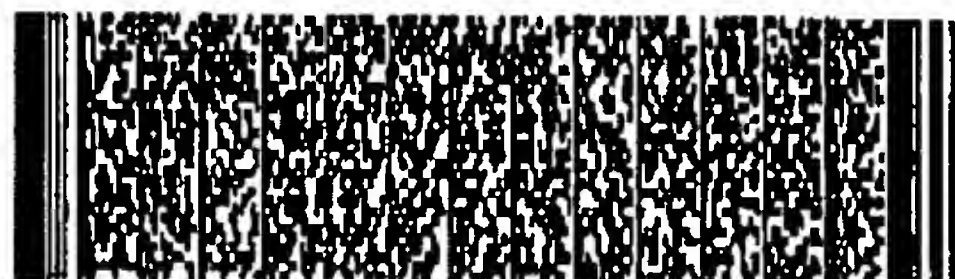


516142

## 五、發明說明 (7)

質之基板上。本發明第二實施例之方法可應用在半導體產品、液晶顯示器、通訊電路產品之晶片上。

雖然本發明已以一較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作些許之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。





516142

## 六、申請專利範圍

1. 一種錫凸塊(solder bump)的製作方法，至少包括下列步驟：

提供一半導體晶片，其表面上包含有複數個凸塊區域層；

噴灑複數個錫球(solder ball)至該半導體晶片表面上；

震動該半導體晶片，以篩落位於該凸塊區域層以外之該錫球；以及

進行回流(reflow)處理，以使位於該凸塊區域層上之該錫球形成一錫凸塊。

2. 如申請專利範圍第1項所述之錫凸塊的製作方法，其中該震動步驟可使每一個錫球放置在每一個凸塊區域層上。

3. 如申請專利範圍第2項所述之錫凸塊的製作方法，其中該錫球之直徑為100~500微米。

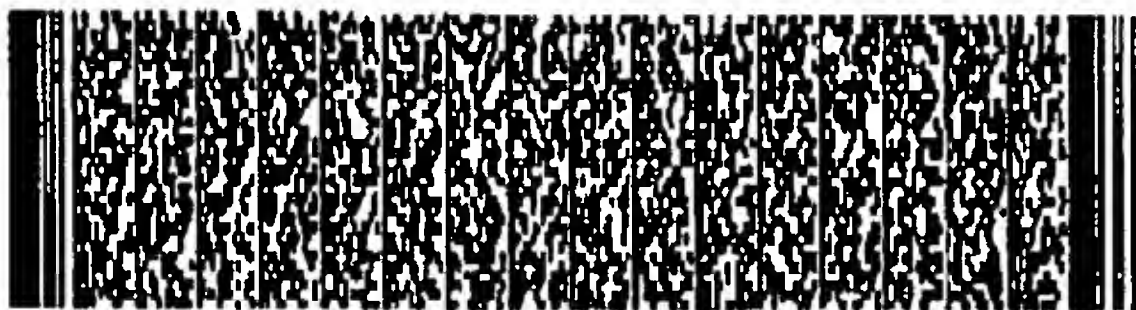
4. 如申請專利範圍第1項所述之錫凸塊的製作方法，其中該震動步驟可使複數個錫球放置在每一個凸塊區域層上。

5. 如申請專利範圍第4項所述之錫凸塊的製作方法，其中該錫球之直徑為1~10微米。

6. 如申請專利範圍第1項所述之錫凸塊的製作方法，其中該半導體晶片至少包含有：

複數個金屬墊；

一保護層，係覆蓋該半導體晶片之表面，且包含有複





516142

## 六、申請專利範圍

數個開口以曝露該複數個金屬墊之表面；

一下凸塊金屬層(under-bump metallization, UMB)，係覆蓋每一開口之側壁與底部；以及

一附著層，係形成於該下凸塊金屬層上；

其中，該下凸塊金屬層以及該附著層係構成該陣列之凸塊區域層。

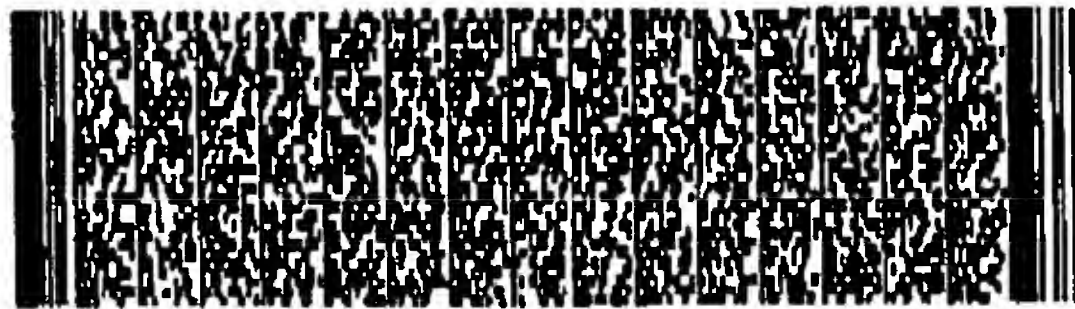
7. 如申請專利範圍第1項所述之錫凸塊的製作方法，其中震動該半導體晶片的方法係使用超音波震動。

8. 如申請專利範圍第1項所述之錫凸塊的製作方法，其中回流處理所提供之加熱溫度，係到達該錫球之熔點。

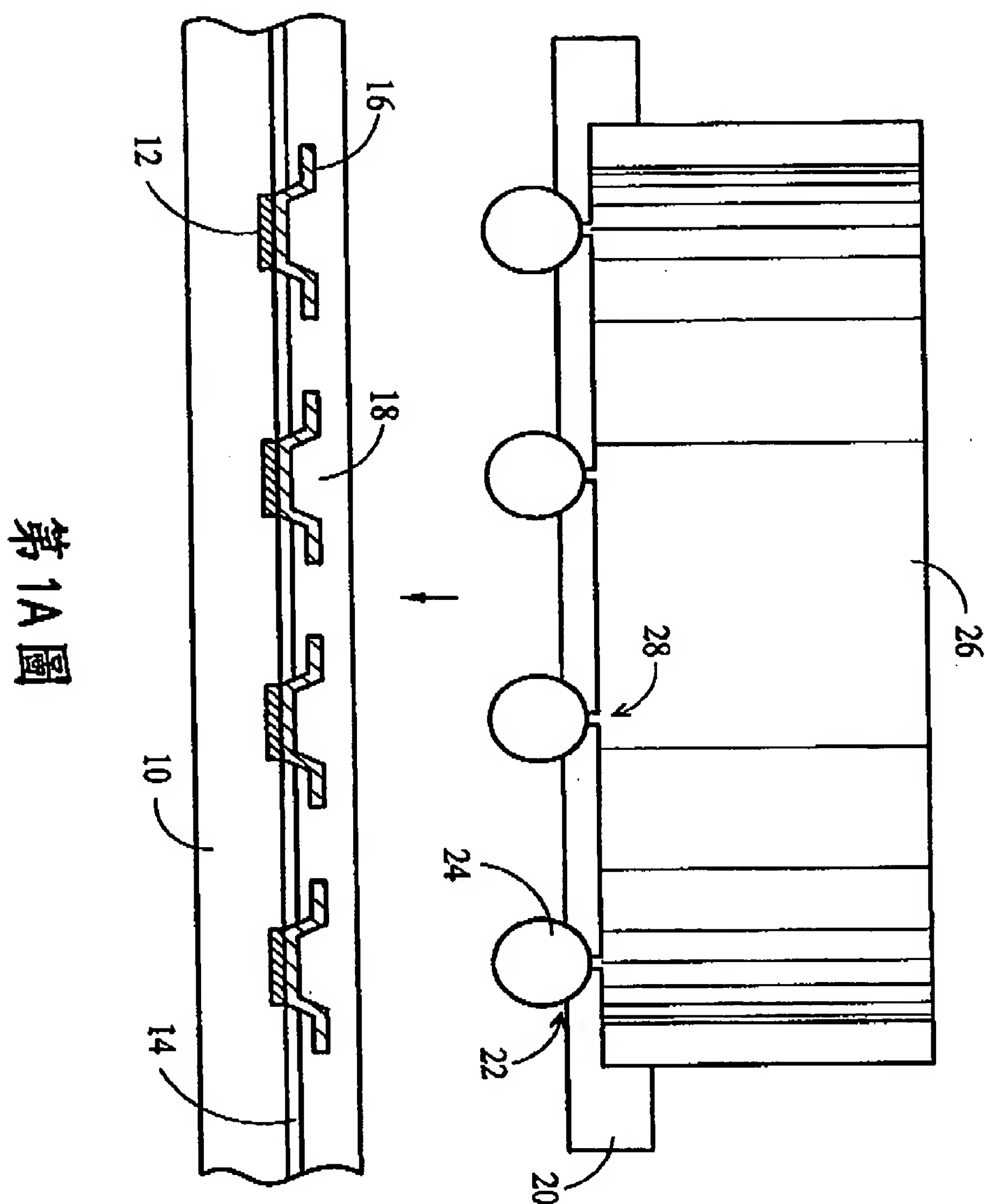
9. 如申請專利範圍第1項所述之錫凸塊的製作方法，其中回流處理係使用IR照射器。

10. 如申請專利範圍第1項所述之錫凸塊的製作方法，其中回流處理係使用一加熱板。

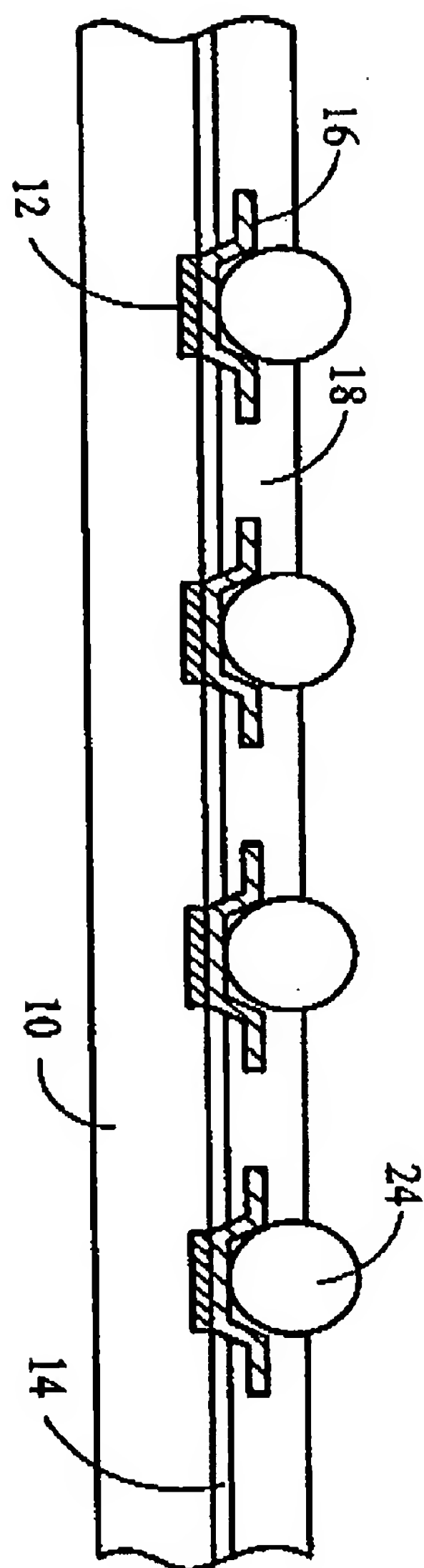
11. 如申請專利範圍第1項所述之錫凸塊的製作方法，其中該半導體晶片係為晶圓形式。



516142

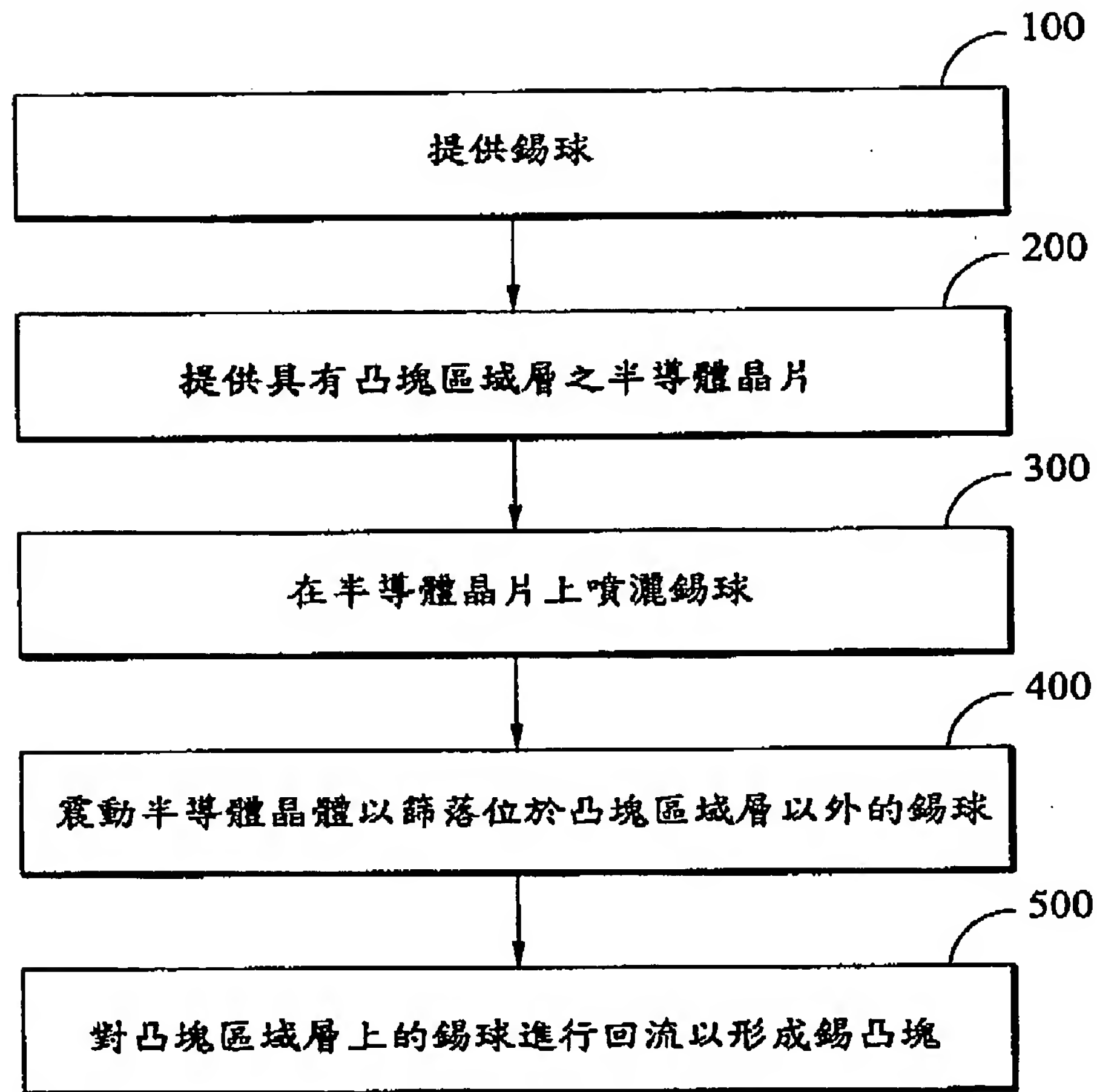


516142



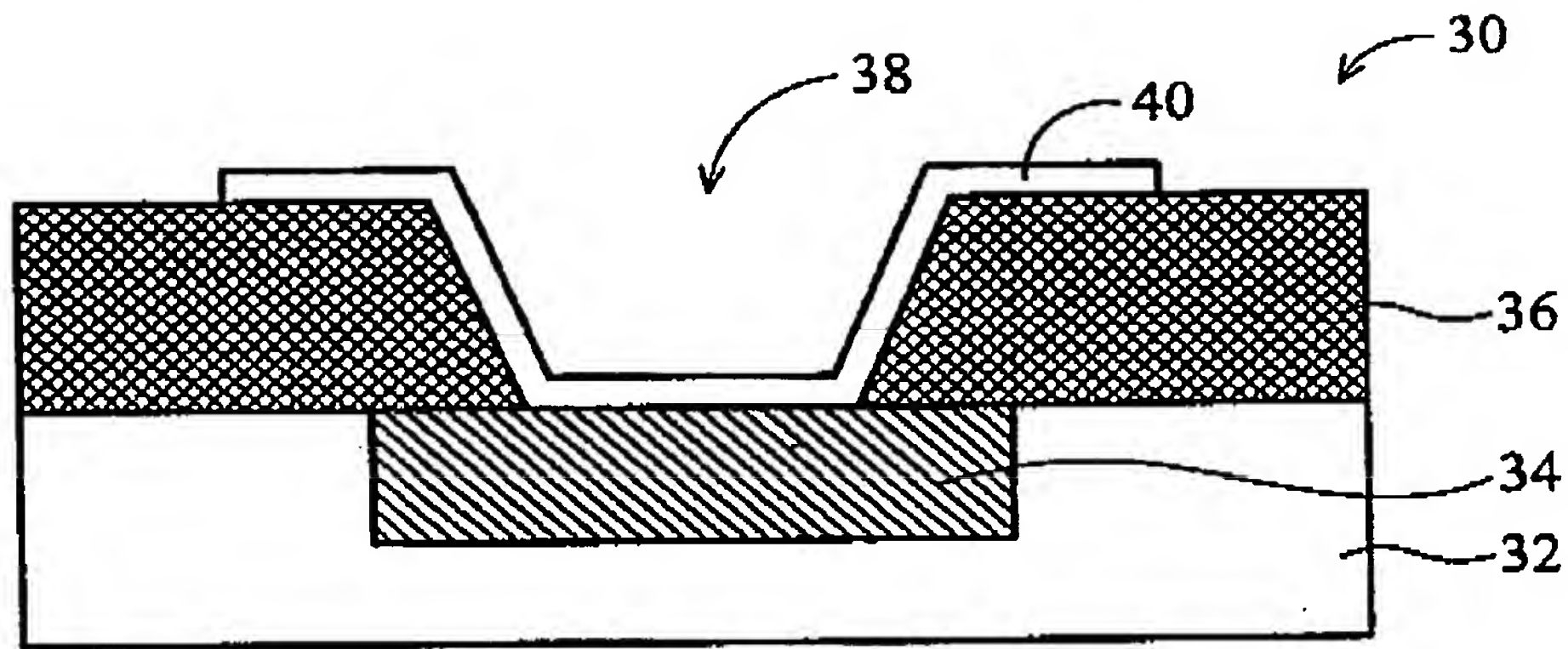
第18圖

516142

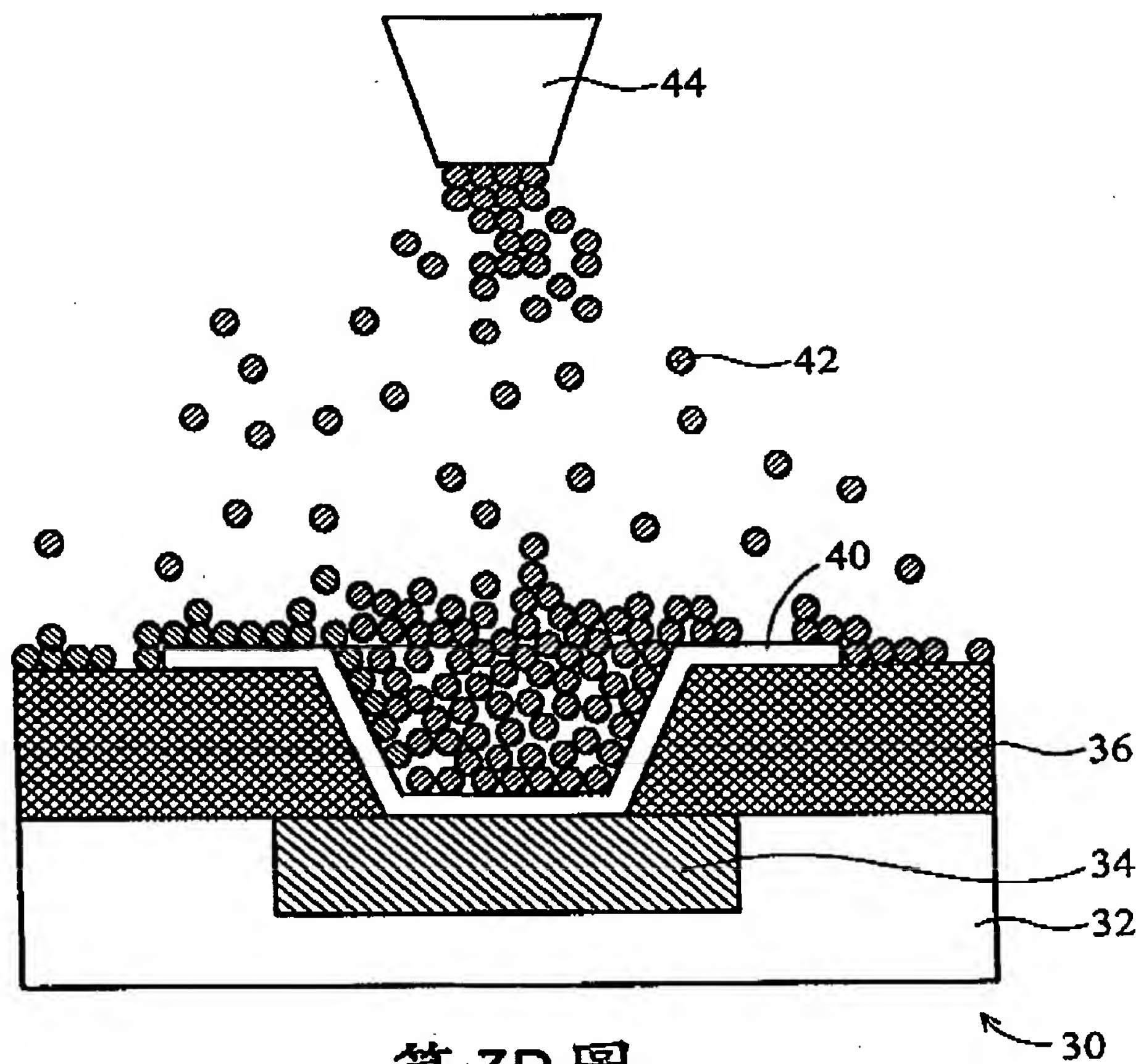


第 2 圖

516142



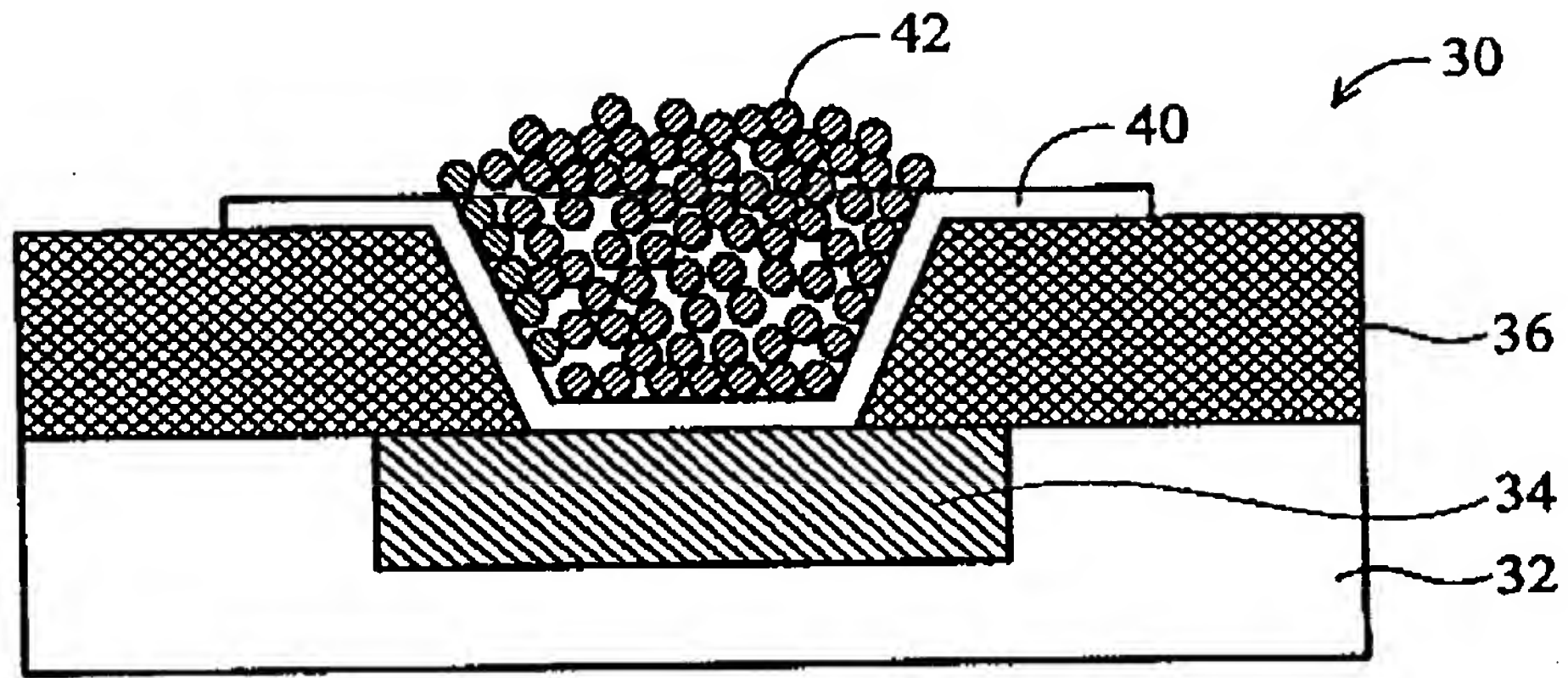
第3A圖



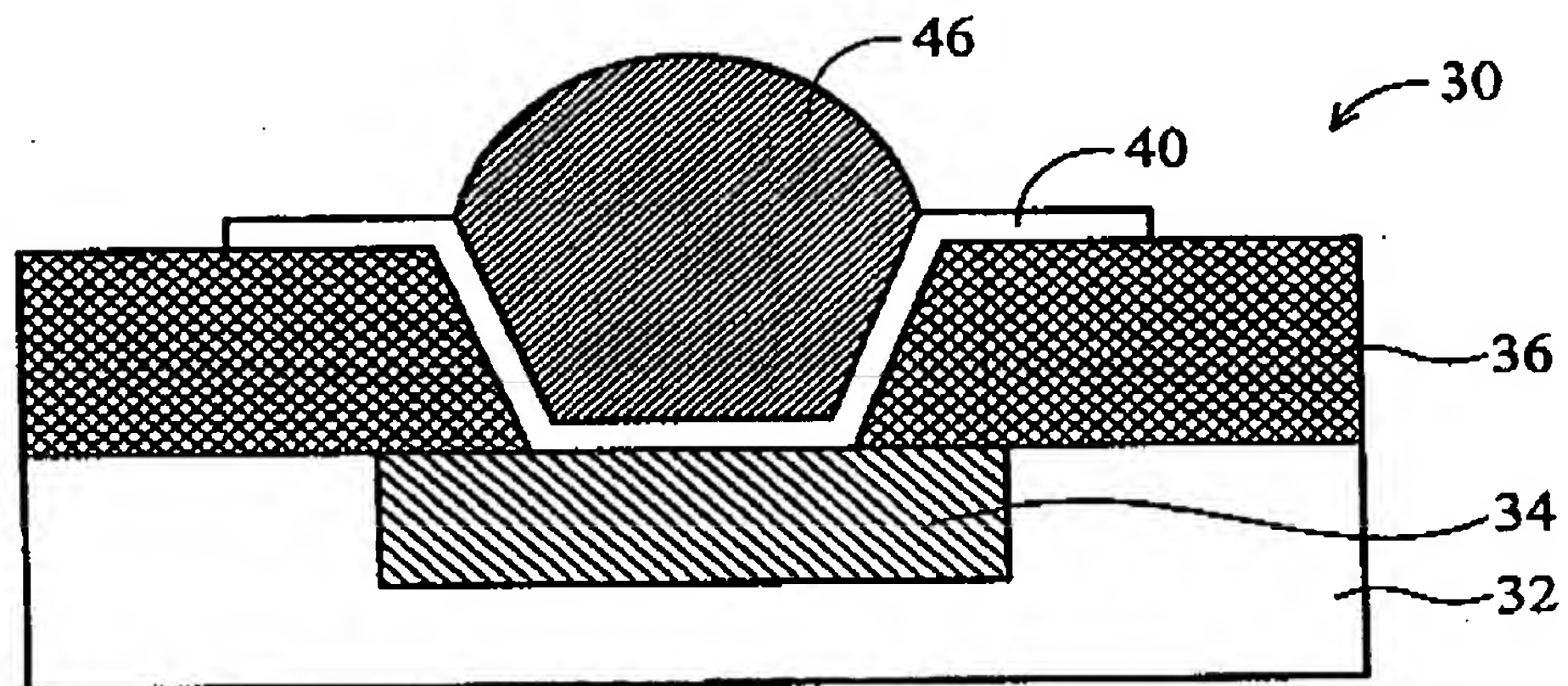
第3B圖



516142

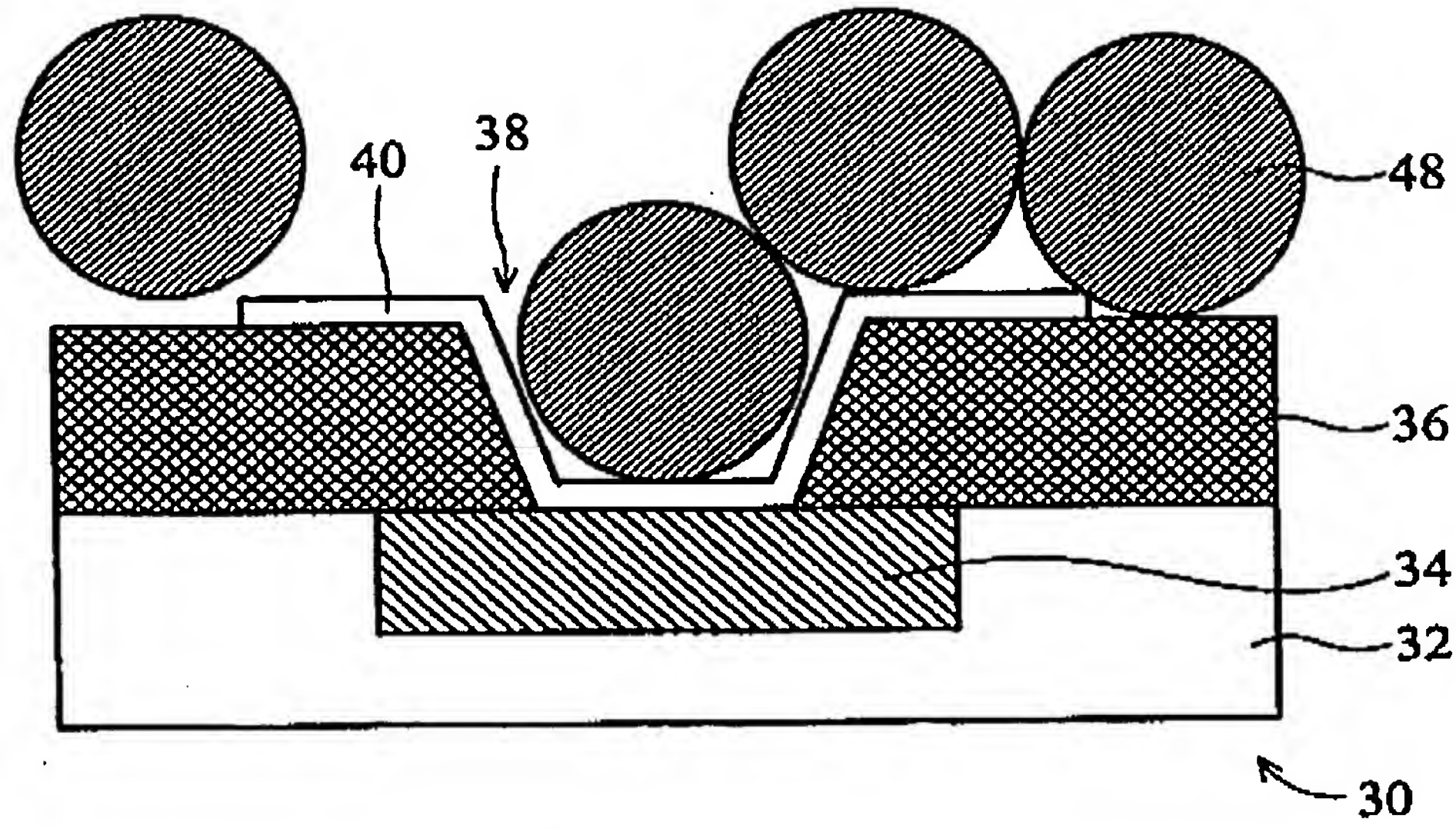


第 3C 圖

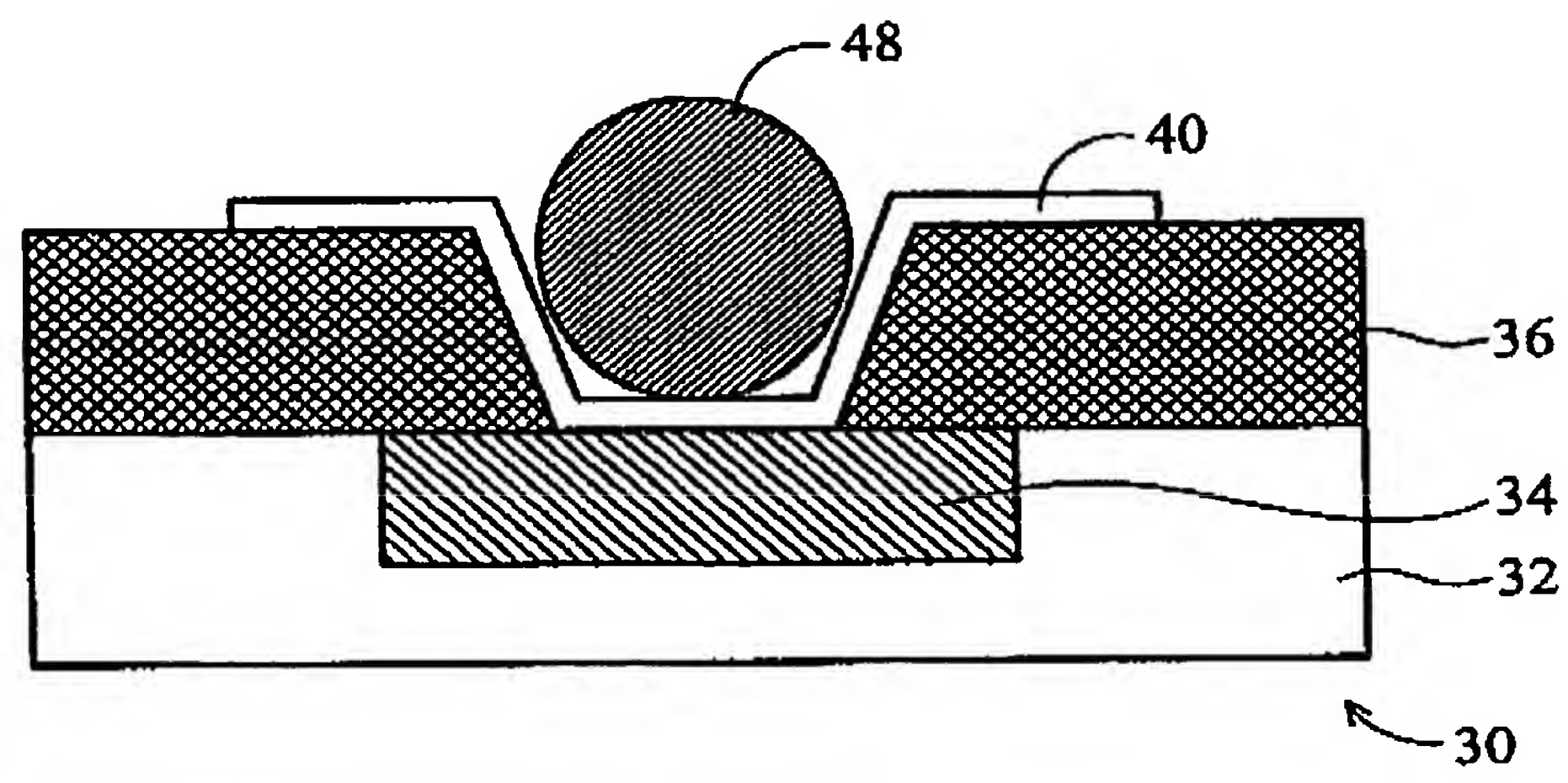


第 3D 圖

516142

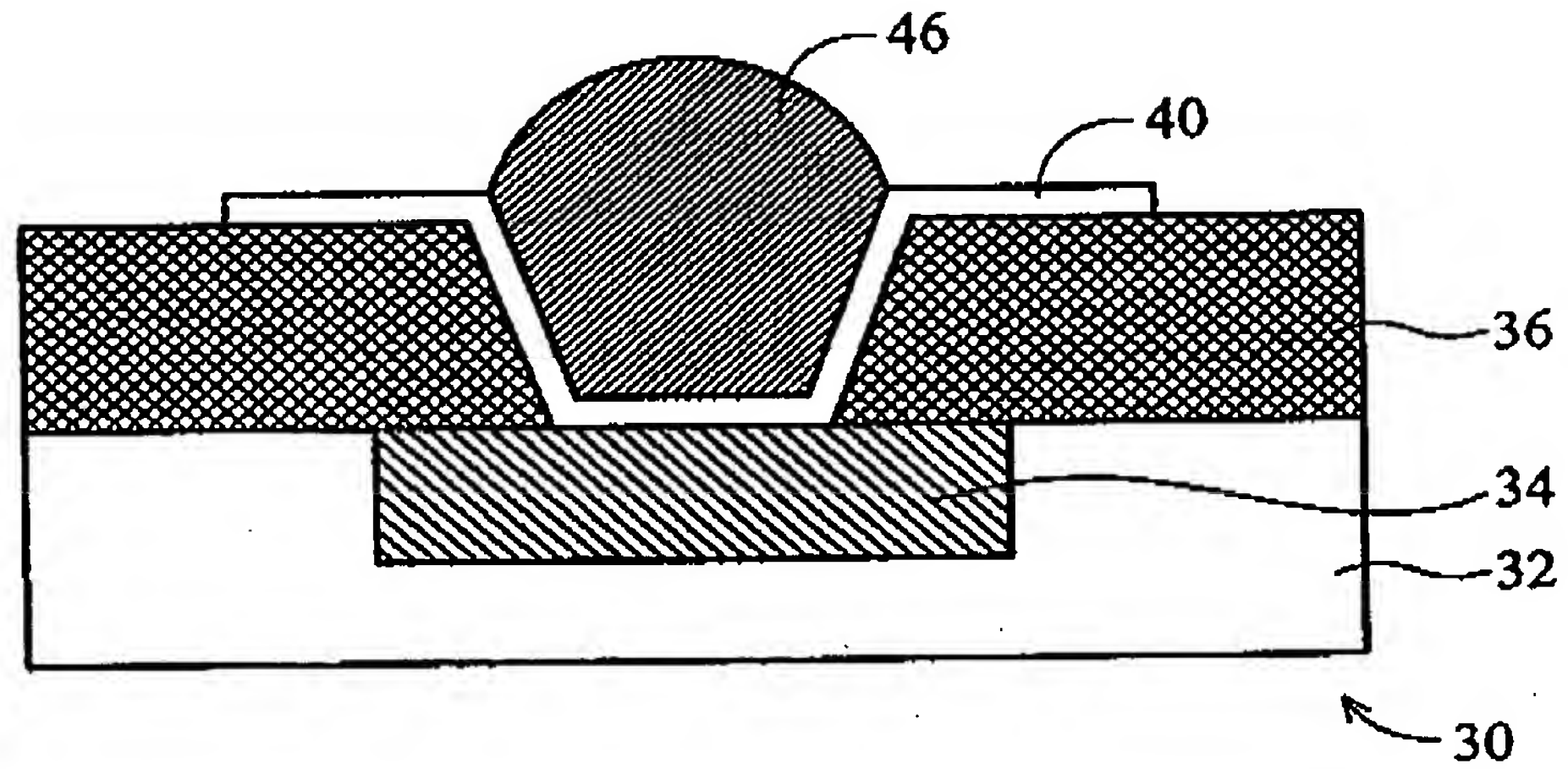


第 4A 圖



第 4B 圖

516142



第 4C 圖

90131233

美 國 政 府  
美 國 商 務 局  
美 國 專 利 商 標 局

2002 年 01 月 15 日

此茲證明內附之文件確為下列之專利申請案登錄  
於美國專利商標局之記錄文件之副本，且此申請案  
符合 35 USC 111 的規定被授予如下之申請日：

申請案號：09/844,224

申請日期：2001 年 4 月 27 日

經專利商標委員授權簽署此份文件

T.威廉克

公證官員